

---

**Univerzita Pardubice**  
**Ústav elektrotechniky a informatiky**  
Pardubice, Studentská 95

LABORATORNÍ CVIČENÍ

Příjmení	Paar	Číslo úlohy:	1
Jméno:	Jiří	Datum měření:	27. 3. 2007
Školní rok:	2006 / 2007	Datum odevzdání:	27. 5. 2007
Ročník/ Skupina:	1. / 1.	Klasifikace:	

N Á Z E V Ú L O H Y

**Měření vlastností logických obvodů CMOS řady 74HC**

Počet stran      6

Počet příloh     0

## ÚČEL MĚŘENÍ

V praxi ověřit teoretické znalosti číslicové techniky. Ověřit zda se teoretické předpoklady logických obvodů shodují s reálnými logickými obvody. Měření bude zaměřeno na převodní charakteristiku a střední dobu průchodu hradla logického invertoru, tedy logického obvodu 74HC04.

## ZADÁNÍ

**Změřte pro napájecí napětí 2 a 5V:**

- 1. Převodní charakteristiku jednoho invertoru 74HC04**  
k měření použijte trojúhelníkový signál z funkčního generátoru nastavený na rozsah 0 až  $U_{cc}$  ( $V_{cc}$ ), kmitočet cca desítky kHz, nezapomeňte ošetřit nezapojené vstupy
- 2. Střední dobu průchodu logického signálu šesticí invertorů 74HC04**  
k měření použijte obdélníkový signál nastavený pro rozsah 0 až  $U_{cc}$  ( $V_{cc}$ )

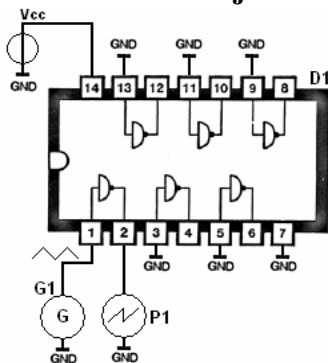
Upozornění: nejprve si ověřte hodnotu napájecího napětí a napětí z funkčního generátoru před jeho aplikací na IO. Nejprve se připojí napájení a teprve pak vstupní napětí. Dodržujte zásady práce s technologií CMOS.

## PODMÍNKY MĚŘENÍ

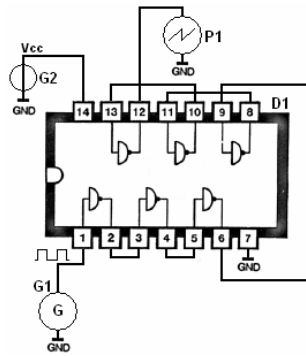
Označení ve schématu	Přístroj Pomůcka	Výrobce Typ přístroje	Systém Druh	Inventární číslo Výrobní číslo	Poznámka Rozsah
G1	Generátor	METEX	Digitální	MB200026306	-
G2	Laboratorní zdroj	Diametrol	Digitální	1861	2V a 5V
P1	Osciloskop	INSTEK	Digitální	D190762	-
D1	Měřený obvod 74HC04	-	-	-	-

## SCHEMA ZAPOJENÍ A POPIS MĚŘENÍ

### 1. Převodní charakteristika jednoho invertoru 74HC04



## 2. Střední doba průchodu logického signálu šesticí invertorů 74HC04



### VÝCHOZÍ POZNATKY A PŘEDPOKLADY

- Logické hradlo zpracovává pouze dvě logické úrovně, log. 0 a log. 1
- Při napájení 2V je:
  - Napěťová úroveň pro log. 0 na vstupu logického hradla je od 0V do 0,5V
  - Napěťová úroveň pro log. 1 na vstupu logického hradla je od 1,5V do 2V
  - Mezi hodnotami napětí od 0,5V do 1,5V je zakázané pásmo, kde se logické hradlo chová jako lineární zesilovač, proto musí tuto oblast vstupní signál co nejrychleji překonat.
- Při napájení 5V je:
  - Napěťová úroveň pro log. 0 na vstupu logického hradla je od 0V do 1,5V
  - Napěťová úroveň pro log. 1 na vstupu logického hradla je od 3,5V do 5V
  - Mezi hodnotami napětí od 1,5V do 3,5V je zakázané pásmo.
- Průchod signálu logickým hradlem netrvá nekonečně krátkou dobu.
- Při náběžné hraně vstupního signálu, kdy hodnota napětí dosáhne hodnoty, která odpovídá log. 1, dojde na výstupu logického hradla ke změně z log. 1 na log. 0 (jedná se o investor). Naopak při sestupné hraně vstupního signálu, kdy hodnota napětí dosáhne hodnoty, která odpovídá log. 0, dojde na výstupu ke změně z log. 0 na log. 1. V oblasti zakázaného pásma se napětí na výstupu lineárně mění v závislosti na vstupním signálu.
- Při měření střední doby průchodu signálu logickým hradlem by mělo být zjištěno, že mezi vstupním a výstupním signálem je velmi krátké zpoždění. Toto zpoždění musí odpovídat údajům výrobce:

PARAMETER	SYMBOL	TEST CONDITIONS	V <sub>cc</sub> (V)	25°C			-40°C TO 85°C		-55°C TO 125°C		UNITS
				MIN	TYP	MAX	MIN	MAX	MIN	MAX	
HC TYPES											
Propagation Delay, Input to Output	t <sub>PLH</sub> , t <sub>PHL</sub>	C <sub>L</sub> =50pF	2	-	-	85	-	105	-	130	ns
			4,5	-	-	17	-	21	-	26	ns
			6	-	-	14	-	18	-	22	ns
Propagation Delay, Data Input to Output Y	t <sub>PLH</sub> , t <sub>PHL</sub>	C <sub>L</sub> =15pF	5	-	6	-	-	-	-	ns	

- Při měření převodní charakteristiky musí být použit tak pomalý vstupní signál, aby nedošlo k projevu dynamických vlastností logického hradla. Z těchto důvodů je při měření použit trojúhelníkový signál. Nevyužité vstupy se musí připojit buď na zem nebo na napájecí napětí, proto aby jejich neurčité stavy neovlivňovaly měření.
- Jelikož je doba průchodu signálu logickým hradlem velmi malá. Je při měření střední doby průchodu logického signálu zapojeno do série všech šest invertorů obvodu

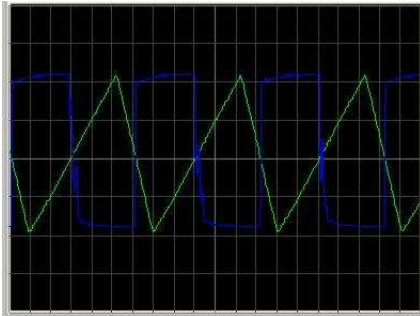
74HC04. Výsledná střední hodnota je tedy šestinásobkem. Při tomto měření je zapotřebí použít obdélníkový logický signál, aby byly hrany signálu co nejstrmější.

## NAMĚŘENÉ A VYPOČTENÉ HODNOTY

Grafy naměřených hodnot:

### 1. Převodní charakteristika jednoho invertoru 74HC04

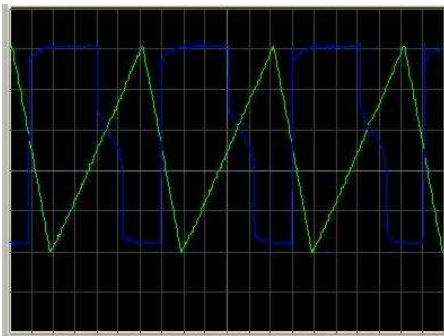
#### a. Napájecí napětí 2V



Nastavené rozsahy:  
CH1 – 500mV/dílek  
CH2 – 500mV/dílek  
Časová základna - 10 $\mu$ s/dílek

Vstupní hodnoty:  
Napájecí napětí – 1,99V  
Vstupní frekvence – 16,667kHz

#### b. Napájecí napětí 5V



Nastavené rozsahy:  
CH1 – 1V/dílek  
CH2 – 1V/dílek  
Časová základna - 10 $\mu$ s/dílek

Vstupní hodnoty:  
Napájecí napětí – 4,98V  
Vstupní frekvence – 16,130kHz

### 2. Střední doba průchodu logického signálu šesticí invertorů 74HC04

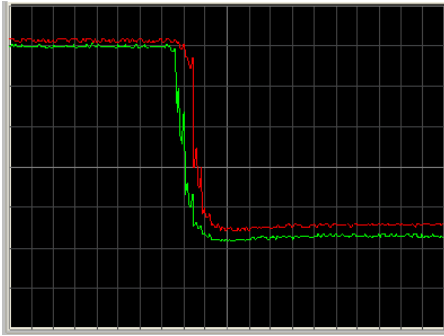
#### a. Napájecí napětí 2V



Nastavené rozsahy:  
CH1 – 500mV/dílek  
CH2 – 500mV/dílek  
Časová základna – 100ns/dílek

Vstupní hodnoty:  
Napájecí napětí – 1,97V  
Vstupní frekvence – 70kHz

## b. Napájecí napětí 5V



Nastavené rozsahy:  
CH1 – 1V/dílek  
CH2 – 1V/dílek  
Časová základna – 50ns/dílek

Vstupní hodnoty:  
Napájecí napětí – 4,92V  
Vstupní frekvence – 70kHz

### Tabulka naměřených a vypočtených hodnot

#### 1. Přechodová charakteristika jednoho invertoru 74HC04

Změna na výstupu	Z log. 0 na log. 1 [V]	Z log. 1 na log. 0 [V]
Napájecí napětí 2V	0,8	1,4
Napájecí napětí 5V	2,5	2,5

#### 2. Střední doba průchodu logického signálu šesticí invertorů 74HC04

	Střední doba průchodu [ns]
Napájecí napětí 2V	120
Napájecí napětí 5V	25

## VYHODNOCENÍ NAMĚŘENÝCH VÝSLEDKŮ

### 1. Převodní charakteristika invertoru 74HC04

Z naměřených průběhů vstupního a výstupního signálu jsou patrné změny v průběhu výstupního signálu při náběžné hraně vstupního signálu. To je způsobeno pomalým náběhem vstupního signálu a v zakázaném pásmu se obvod začíná chovat jako zesilovač. Při sestupné hraně vstupního signálu nejsou již tyto změny na výstupu vidět. Z čehož vyplývá, že tato hrana je již na tolik rychlá a obvod se nezačne chovat jako zesilovač.

Z toho měření je dále vidět, při jakých velikostech vstupního signálu dochází ke změně na výstupu invertoru. Při napájení 2V dojde při náběžné hraně vstupního signálu již při velikosti 1,4V na vstupu ke změně z log. 1 do log. 0 na výstupu. Při sestupné hraně vstupního signálu dojde při velikosti vstupního signálu 0,8V ke změně z log. 0 na log. 1 na výstupu. Tedy hodnota 0,8V odpovídá hodnotě log. 0 a hodnota 1,4V odpovídá log. 1. Předpoklad byl log. 0 = 0,5V a log. 1 = 1,5V naměřená úroveň napětí pro log. 0 vyhovuje údajům výrobce, ovšem naměřená úroveň pro log. 1 neodpovídá. Tato chyba vznikla při měření.

Při napájení 5V dojde při náběžné hraně vstupního signálu při velikosti 2,5V na vstupu ke změně na výstupu. Při sestupné hraně dojde při velikosti 2,5V na vstupu ke změně na výstupu. Tedy hodnota 2,5V odpovídá jak log. 0 tak i log. 1. Obě dvě naměřené hodnoty jsou v rozporu s předpokladem. V případě vzestupné hrany je tato chyba způsobena pomalou změnou vstupního signálu. Při sestupné hraně vzniklá chyba je způsobena chybou měření.

### 2. Střední doba průchodu logického signálu šesticí invertorů 74HC04

Při napájení 2V bylo naměřeno zpoždění průchodu logického signálu šesticí invertorů 74HC04 120ns, které odpovídá 20ns pro jeden invertor. Údaj výrobce udává pro tuto velikost

napětí maximální zpoždění 83ns. Měřením bylo toto zpoždění naměřeno menší a tedy vyhovuje údajům výrobce.

Při napájení 5V bylo naměřeno zpoždění 25ns, které odpovídá 4,17ns pro jeden invertor. Výrobce udává typické zpoždění při napájení 5V 6ns. Naměřené zpoždění je opět nižší než, které udává výrobce, tedy vyhovuje předpokladům.

## ZÁVĚR

Úloha probíhala bez vážnějších problémů.

Měřením a následným vyhodnocením naměřených a vypočtených hodnot bylo zjištěno, že se ne ve všech případech shodují údaje výrobce s naměřenými hodnotami. Z čehož vyplývá, že teoretické logické obvody mohou lišit od reálných.