

1. Jaká je závislost proudu polovodičovým přechodem P-N na přiloženém napětí?
2. Co je základním polotovarem na výrobu běžných integrovaných obvodů
3. Co je tzv. Mooreův zákon?
4. Jaké je přibližně napětí na polovodičovém přechodu P-N v propustném směru?
5. Co je doba saturace u tranzistoru
6. Jak je vyrobena a k čemu může sloužit Schottkyho dioda?
7. Čím je ovlivněn odpor mezi S a D tranzistoru FET v sepnutém stavu a jak se projeví ve VA charakteristikách?
8. Co znamená označení integrovaného obvodu 7400 74HC00?
9. Jaká je typická doba průchodu signálu u obvodu 74HC04?
10. Jaké je výstupní napětí v logické nule a v logické jedničce při napájení 2V u obvodu 74HC00 není-li výstup nijak zatížen?
11. Nakreslete vnitřní zapojení dvouvstupého hradla NAND technologie HC (bez ochranných obvodů)
12. Jaký význam mají údaje v katalogových listech integrovaného obvodu v rubrice „Absolute maximum ratings“?
13. Co to je „polyadická číselná soustava“
14. Co to je „kapacita číselné soustavy“
15. Jaké je největší zobrazitelné číslo v polyadické č. soustavě o základu **z** a **m** řádových místech
16. Převeďte binární číslo (např. 01101010B) do dekadické soustavy
17. Převeďte dekadické číslo (např. 250D) do binární soustavy
18. Převeďte dekadické číslo (např. 250D) do šestnáctkové soustavy
19. Převeďte šestnáctkové číslo (např. 1000H) do dekadické soustavy
20. Nakreslete pravdivostní tabulku funkce NAND pro dvě proměnné
21. Nakreslete pravdivostní tabulku funkce NOR pro dvě proměnné
22. Nakreslete pravdivostní tabulku funkce XOR pro dvě proměnné
23. Co je to „algebra logiky“
24. Napište de Morganova pravidla
25. Co znamená „agresivita nuly“
26. Co znamená „neutralita nuly“
27. Uveďte způsoby zápisu logický funkcí(5)
28. Co je „úplná normální součtová forma“
29. Co je „úplná normální součinná forma“
30. Co je „minterm“
31. Co je „maxterm“
32. Vyjmenujte možné techniky minimalizace logických funkcí a uveďte vhodnost jejich použití
33. Popište slovy postup minimalizace log. funkce pomocí Karnaughovy mapy
34. Popište slovy postup minimalizace log. funkce pomocí metody Quine-McCluskey
35. Minimalizujte funkci $f(A,B,C) = K(D6H)$
36. Co je „skupinový implikant“
37. Popište princip funkce dynamické logiky
38. Jaký je nejvhodnější popis logické funkce pro realizaci multiplexery?
39. Napište pravdivostní tabulku pro jednu jednobitovou sekci aritmetické sčítačky
40. Co je "hazard" v kombinačním log. obvodu, jak můžeme zjistit, zda hrozí, a jak jej odstraníme
41. Popište základní části sekvenčního logického obvodu
42. Vyjmenujte a popište kroky při syntéze sekv. logického obvodu (konečného automatu)
43. Napište funkční tabulku klopného obvodu J-K

44. Co je a k čemu slouží posuvný registr
45. Jaký je rozdíl mezi synchronním a asynchronním čítačem
46. Co je „nonvolatilní paměť“
47. Kolik a jaké vývody má paměť FLAHS o kapacitě 128k x 8
48. Jaké má a k čemu slouží vývody dynamická paměť RAM
49. Jaké má a k čemu slouží vývody sériové paměti EEPROM (např. AT24C128)
50. Popište přibližně strukturu a princip funkce programovatelných logických obvodů kategorie CPLD a GAL
51. Popište postup návrhu realizace logické funkce obvodu GAL
52. Co znamená zkratka ISP (v oblasti programovatelných logických obvodů)
53. Popište přibližně vnitřní strukturu a princip funkce programovatelných logických obvodů kategorie CPLD
54. Co znamená zkratka VHDL (v oblasti programovatelných logických obvodů)
55. Popište, jak byste připojili vstup z přepínacího kontaktu na vstup číslicového obvodu
56. Popište, jak byste připojili na vstup číslicového obvodu logický signál, který se pomalu mění z logické úrovně 0 na 1 a naopak, předpokládejte použití obvodů CMOS
57. Popište, jak připojíte na výstup číslicového obvodu bipolární tranzistor jako spínač
58. Popište, jak připojíte na výstup číslicového obvodu unipolární tranzistor (FET) jako spínač
59. Popište obvyklé základní části jednočipového mikroprocesoru, např. 8051
60. Co je rozhraní JTAG

Zkouška bude sestávat z písemné části, kde bude 10 otázek ze zde uvedených, a příkladu na syntézu sekvenčního logického obvodu, pravděpodobně detektor posloupnosti.

Ukázka možného příkladu

Navrhněte synchronní sekvenční logický obvod s jedním vstupem a jedním výstupem, sestavený z klopných obvodů typu D a logických členů NOT a NAND, popřípadě NOR. Na jeho vstup budeme přivádět posloupnost nul a jedniček. Obvod bude mít jeden výstup, na kterém se objeví jednička, byla-li právě přijatá posloupnost ve tvaru „010“. Nakreslete časový diagram na vstup a výstup. Nakreslete logické schéma pro realizaci.