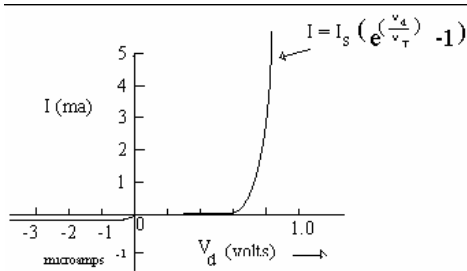


# 1. Jaká je závislost proudu polovodičovým přechodem P-N na přiloženém napětí?

Závislost proudu je exponenciálně závislá mj. na poměru přiloženého napětí a absolutní teploty přechodu.



# 2. Co je základním polotovarem na výrobu běžných integrovaných obvodů

Monokrystal křemíku – obří krystal vyrobený z mnohonásobně čistého křemíku, nesmí obsahovat žádné příměsi, struktura musí být pravidelná. Z velikostí 100 nebo 300mm se řezou plátky tloušťky 0,5 až 0,75mm.

# 3. Co je tzv. Mooreův zákon?

Hustota součástek se na čipu zdvojnásobí každým rokem. Od 1995 se zdvojnásobí za dva roky.

# 4. Jaké je přibližně napětí na polovodičovém přechodu P-N v propustném směru?

Přibližně 0,65V.

# 5. Co je doba saturace u tranzistoru

Doba, kdy již není na bázi připojené napětí, ale kolektor stále „nasává“ nosiče náboje z báze.

# 6. Jak je vyrobena a k čemu může sloužit Schottkyho dioda?

Přechod kov polovodič – propustný směr přibližně při 0,4V.

# 7. Čím je ovlivněn odpor mezi S a D tranzistoru FET v sepnutém stavu a jak se projeví ve VA charakteristikách?

S rostoucím napětím roste protékající proud, odpor kanálu je ovlivněn napětím  $U_{GS}$ , které musí být větší než prahové.

# 8. Co znamená označení integrovaného obvodu 7400 74HC00?

7400 – obvod TTL 4xdvouvstupí NAND

74HC00 – technologie CMOS 4xdvouvstupí NAND

# 9. Jaká je typická doba průchodu signálu u obvodu 74HC04?

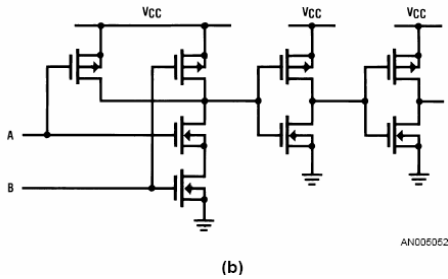
Při napájení 2V je maximální doba průchodu – 85ns. Při napájení 5V je typická doba průchodu – 6ns.

# 10. Jaké je výstupní napětí v logické nule a v logické jedničce při napájení 2V u obvodu 74HC00 není-li výstup nijak zatížen?

Log. 1 – 1,9V až 2V

Log. 0 – 0 až 0,1V

11. Nakreslete vnitřní zapojení dvoustupňového hradla NAND technologie HC (bez ochranných obvodů)



12. Jaký význam mají údaje v katalogových listech integrovaného obvodu v rubrice „Absolute maximum ratings“?

(nepřekročitelné) meze, jejichž překročení může způsobit trvalé poškození a funkce nemusí odpovídat popisu

13. Co to je „polyadická číselná soustava“

Soustava, která se dá vyjádřit jako:  $F_z = a_{m-1}z^{m-1} + a_{m-2}z^{m-2} + \dots + a_1z^1 + a_0z^0 = \sum_{i=0}^{m-1} a_i z^i$

Kde:  $a_i \dots$  jsou koeficienty řádových míst  
 $z \dots$  je základ soustavy  
 $m-1 \dots$  počet řádových míst

14. Co to je „kapacita číselné soustavy“

Rozumíme počet čísel, které lze v dané soustavě vyjádřit. Pro soustavu o základě  $z$  a  $m$  řádových místech platí, že kapacita  $K$  je:  $K=z^m$

15. Jaké je největší zobrazitelné číslo v polyadické č. soustavě o základu  $z$  a  $m$  řádových místech

$$z^m - 1$$

16. Převeďte binární číslo (např. 01101010B) do dekadické soustavy

$$0 \cdot 2^7 + 1 \cdot 2^6 + 1 \cdot 2^5 + 0 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0 = 106D$$

17. Převeďte dekadické číslo (např. 250D) do binární soustavy

	Výsledek	Zbytek
250:2	125	0
125:2	62	1
62:2	31	0
31:2	15	1
15:2	7	1
7:2	3	1
3:2	1	1
1:2	0	1
0:2	0	0

$$250D = 11111010B$$

18. Převeďte dekadické číslo (např. 250D) do šestnáctkové soustavy

	Výsledek	Zbytek
250:16	15	10 = A
15:16	0	15 = F
0:16	0	0 = 0

$$250D = FAH$$

19. Převed'te šestnáctkové číslo (např. 1000H) do dekadické soustavy

$$1.16^3 + 0.16^2 + 0.16^1 + 0.16^0 = 4096D$$

20. Nakreslete pravdivostní tabulku funkce NAND pro dvě proměnné

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

21. Nakreslete pravdivostní tabulku funkce NOR pro dvě proměnné

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

22. Nakreslete pravdivostní tabulku funkce XOR pro dvě proměnné

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

23. Co je to „algebra logiky“

Je algebraická struktura, která modeluje vlastnosti množinových a logických operací. Používá jen tři základní operátory (or, and a not).

Algebra je odvětví matematiky zabývající se abstraktními pojmy struktury objektů a vztahů mezi objekty.

24. Napište de Morganova pravidla

$$\overline{x \cdot y} = \overline{x} + \overline{y} \quad \overline{x + y} = \overline{x} \cdot \overline{y}$$

25. Co znamená „agresivita nuly“

$$x \cdot 0 = 0$$

26. Co znamená „neutralita nuly“

$$x + 0 = x$$

27. Uveďte způsoby zápisu logický funkcí(5)

1. Pravdivostní tabulka
2. Karnaughova mapa
3. Svobodova mapa
4. n-rozměrná tělesa
5. Algebraický výraz

28. Co je „úplná normální součtová forma“

$$f = \bigcup_{N=0}^{2^n-1} f_N \cdot K_N$$

kde:  $f_N$ ... hodnota ve stavu odpovídajícímu stavovému indexu N

$K_N$ ... je logický součin všech nezávislých proměnných, jež určují stav N, a je zde proto, aby zjistil platnost, resp. uplatnění funkční hodnoty pro stavový index N právě jen pro tento stavový index

U... symbol ve významu logického součtu

29. Co je „úplná normální součinnová forma“

$$f = \bigcap_{N=0}^{2^n-1} (f_N + D_N)$$

kde:  $\bigcap$  ... má význam log. součinu

$N$ ... stavový index

$f_N$ ... hodnota funkce ve stavu odpovídajícímu stavovému indexu  $N$

$D_N$ ... je logický součet všech nezávisle proměnných ve stavu odpovídajícímu stavovému indexu  $N$

a platí, že  $D_N = \bar{K}_N$ .

30. Co je „minterm“

Součin  $K_N$  (viz. úplná normální součtová forma), který obsahuje všechny vstupní proměnné (ať už v přímé nebo negované podobě), se nazývá minterm. Má hodnotu 1 jen pro jednu hodnotu stavového indexu.

31. Co je „maxterm“

Součet  $D_N$  (viz. úplná normální součinnová forma), který obsahuje všechny vstupní proměnné (ať už v přímé nebo negované podobě), se nazývá maxterm. Má hodnotu 1 pro všechny kombinace proměnných až na stavový index.

32. Vyjmenujte možné techniky minimalizace logických funkcí a uveďte vhodnost jejich použití

1. Minimalizací algebraického vyjádření – postup je náročný a vyžaduje značnou zručnost
2. Pomocí Karnaughovy mapy – pro počet vstupních proměnných do počtu šest.
3. Metodou Quine-McCluskey – pro strojní zpracování

33. Popište slovy postup minimalizace log. funkce pomocí Karnaughovy mapy

1. Z buněk mapy, kde jsou jedničky nebo neurčité hodnoty, se sestojí dílčí mapy tak, že obsahují  $2^k$  buněk ( $k \leq n$ ) tak, aby tyto mapy byly co největší.
2. Těchto dílčích map sestojíme tolik, aby pokryly alespoň jednu z nich nebo všechny jedničkové buňky.
3. Každé dílčí mapě pak odpovídá jedna konjunkce, součet těchto konjunkcí dává pak minimální součtovou (disjunktí) formu logické funkce.

34. Popište slovy postup minimalizace log. funkce pomocí metody Quine-McCluskey

1. sestavení množiny všech prostých implikantů
  - a) nalezení množiny všech implikantů = všechny množiny v součtové normální formě včetně neurčitých bodů
  - b) ke každému z implikantů z bodu a) se zkouší nalézt implikant, který se liší jen v jedné proměnné, pokud takový není, jde o prostý implikant, pokud je, vytvoří se z dvojice nový implikant vyšší úrovně s vyloučením rozdílné proměnné.
  - c) krok b) se opakuje pro nové implikanty vyšší úrovně tak dlouho, pokud se nějaké implikanty dle bodu b) dají nalézt.
2. sestavení tabulky pokrytí – tabulka pokrytí znázorňuje, který implikant pokrývá které a kolik podstatných bodů funkce. Výškou pokrytí se pak rozumí počet implikantů pokrývajících ten, který podstatný bod funkce.
3. dle tabulky pokrytí se vyberou prosté implikanty do minimální součtové formy. Pokrytí se sleduje pro podstatné body, tedy již nikoliv pro neurčité body.

35. Minimalizujte funkci  $f(A,B,C) = K(D6H)$

	BC			
	00	01	11	10
A	0	0	1	0
	1	1	0	1

$$D6H = 11010110B$$

$$f_{MIN} = B\bar{C} + A.B + A\bar{C} + \bar{A}\bar{B}.C$$

### 36. Co je „skupinový implikant“

Je booleovský výraz, pro který platí, že je implikantem pro všechny funkce z minimalizované skupiny funkcí.

### 37. Popište princip funkce dynamické logiky

Technologie NMOS – proud se omezoval jen na krátký okamžik změny stavu a pamatoval se ve vnitřních kapacitách.

### 38. Jaký je nejvhodnější popis logické funkce pro realizaci multiplexery?

Ve tvaru úplné normální součtové formy.

### 39. Napište pravdivostní tabulku pro jednu jednobitovou sekci aritmetické sčítačky

a	b	$c_i$	$S_i$	$c_{i+1}$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

### 40. Co je "hazard" v kombinačním log. obvodu, jak můžeme zjistit, zda hrozí, a jak jej odstraníme

Hazardem máme na mysli nejistotu zda na výstupu nenastane v důsledku různé doby průchodu logického signálu přes log. hradla.

Statický hazard – na výstupu se objeví jiná logická úroveň, než které odpovídá ustálenému stavu.

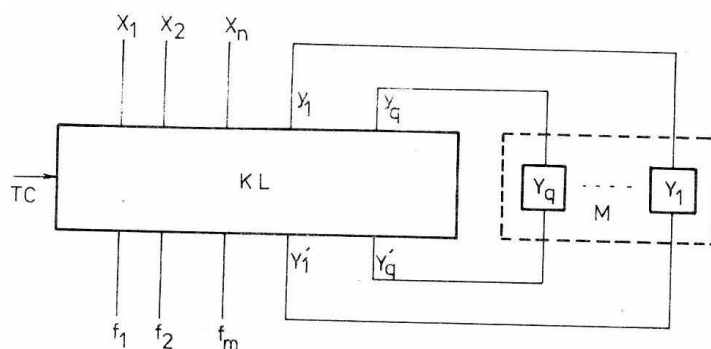
Dynamický hazard – na výstupu dojde k opakované změně, přičemž mělo dojít k jedné změně.

Postup odstranění hazardu:

1. Algebraický postup

2. Pomocí Karnaughovy mapy – hazardy mohou vznikat na místech, kde sousedí podmapy, a které není překryto jinou podmapou

### 41. Popište základní části sekvenčního logického obvodu



$x_1, x_2, \dots, x_n$  – vstupní proměnné

$y_1, y_2, \dots, y_q$  – vnitřní proměnné

$f_1, f_2, \dots, f_m$  – výstupní proměnné

KL – kombinační logický obvod

M – paměťová část

$Y_1, Y_2, \dots, Y_q$  – zpožďovací nebo paměťové obvody

$Y'_1, Y'_2, \dots, Y'_q$  – výstupy z KL do paměťových obvodů

TC – vstup pro synchronní signál

#### 42. Vyjmenujte a popište kroky při syntéze sekv. logického obvodu (konečného automatu)

1. Formulace popisu chování – ze slovního popisu vytvoříme buď stavový diagram nebo (vývojovou) tabulku
2. Zhodnotíme a minimalizujeme počet vnitřních stavů, přitom postupujeme tak, že hledáme stavy, které jsou ekvivalentní, a ty nahradíme jedním stavem tak, aby počet vnitřních stavů byl co nejmenší.
3. Navrhne kódování vnitřních stavů. Volba kódování je u synchronních KA v podstatě libovolná, u asynchronních KA už libovolná není, neboť je třeba uvážit vlastnosti paměťových členů a jejich vliv na stabilitu.
4. Sestavíme přechodové a výstupní funkce.
5. Realizace přechodových a výstupních funkcí kombinačními logickými obvody.
6. Zpětně analyzujeme navržené řešení, zda splňuje zadání a analyzujeme možné hazardy.

#### 43. Napište funkční tabulku klopného obvodu J-K

J	K	$Q^{n+1}$
0	0	$Q^n$
0	1	0
1	0	1
1	1	$\neg Q^n$

#### 44. Co je a k čemu slouží posuvný registr

Skládá se z několika klopných obvodů, mezi kterými je vazba umožňující přesun dat mezi sousedními klopnými obvody. Mohou mít i paralelní vstupy.

Mohou se použít jako sériovoparalelní převodník a naopak. Např. u obvodu i8251 pro sériový přenos dat.

#### 45. Jaký je rozdíl mezi synchronním a asynchronním čítačem

Synchronní čítač – hodinové signály jsou spojeny. To má za následek, že se signál šíří mezi jednotlivými klopnými obvody stejně rychle → výstupy se mění najednou.

Asynchronní čítač – zdrojem hodinových signálů pro jednotlivé klopné obvody jsou předcházející stupně. Signál se tedy šíří postupně z prvního stupně na druhý atd. Výstupy se mění postupně. Jejich změna je dána rychlostí klopného obvodu.

#### 46. Co je „nonvotabilní paměť“

Paměť pro trvalé uložení dat. Např. ROM, EPROM, EEPROM a FLASH.

#### 47. Kolik a jaké vývody má paměť FLASH o kapacitě 128k x 8

Celkový počet vývodů 32.

A16...A0 – adresové vstupy.

DQ7...DQ0 – výstupy při čtení z paměti a vstupy při programování paměti.

OE# – povolení výstupů.

CE# – výběr obvodu.

WE# – povolení zápisu.

Vcc a GND – napájení.

#### 48. Jaké má a k čemu slouží vývody dynamická paměť RAM

A7...A0 – adresové vstupy

D<sub>IN</sub> – datový vstup

D<sub>OUT</sub> – datový výstup

/WRITE – povolení zápisu

/CAS – zápis adresy sloupce

/RAS – zápis adresy řádku

Vcc a GND - napájení

49. Jaké má a k čemu slouží vývody sériové paměti EEPROM (např. AT24C128)

A1...A0 – adresové vstupy – určují adresu obvodu na sběrnici.  
WP – nastavuje možnost zápisu do paměti. Log. 1 – zápis je blokován.  
SCL – sériový vstup pro hodinový signál.  
SDA – sériový vstup i výstup pro data.  
Vcc a GND – napájení.

50. Popište přibližně strukturu a princip funkce programovatelných logických obvodů kategorie CPLD a GAL

CPLD – obsahuje více PLD bloků s variantou propojení. Stavební blokem je makro buňka realizující součtovou normální formu. PLD = programovatelný logický obvod.

GAL – ve výstupní části jsou makrobuňky s programovatelnými hodinami, nulováním, nastavením a povolením – vše individuálně. Výstupní registry lze obejít a realizovat jen kombinační logiku. Má programovatelnou strukturu AND-OR.

51. Popište postup návrhu realizace logické funkce obvodu GAL

Podle zadání vybereme typ obvodu, který bude nejlépe splňovat hardwarové požadavky počtem vstupů a výstupů a dále:

- definujete strukturu výstupních buněk (způsob programování)
- přiřadíme vstupy a výstupy obvodu logickým signálům
- zapíšeme logické rovnice

52. Co znamená zkratka ISP (v oblasti programovatelných logických obvodů)

Programování na místě, je to z důvodů snižování rozměrů obvodu a možnost přímého pájení obvodu na desku plošného spoje.

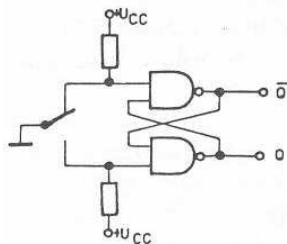
53. Popište přibližně vnitřní strukturu a princip funkce programovatelných logických obvodů kategorie CPLD

Struktura – základním blokem je makrobuňka – obsahuje prog. hradlo XOR prog. registr LATCH a další řídicí funkce, GLB – umožňuje realizovat součtovou formu, GRP – propojovací pole mezi jednotlivými GLB, GLB vede i na ORP (Output routing pool), ORP vede na I/O blok, GLB má 83 výstupové pole AND.

54. Co znamená zkratka VHDL (v oblasti programovatelných logických obvodů)

Jazyk pro popis hardware, používá se pro popis integrovaných obvodů. Je definován standardem IEEE.

55. Popište, jak byste připojili vstup z přepínacího kontaktu na vstup číslicového obvodu

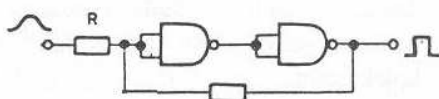


Při přepnutí kontaktu dojde k nastavení nebo nulování obvodu R-S, kontakt posléze může odskočit, ale výstup se již nezmění.

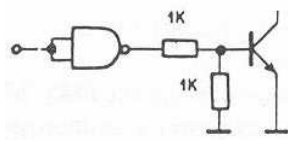
56. Popište, jak byste připojili na vstup číslicového obvodu logický signál, který se pomalu mění z logické úrovně 0 na 1 a naopak, předpokládejte použití obvodů CMOS

Je nutné vstupní signál vytvarovat do podoby logického signálu. Toto vytvarování zajistí Schmidtův klopný obvod.

Nebo nahrazením Schmidtova klopného obvodu sestavením dvojice invertorů s vhodně zavedenou kladnou zpětnou vazbou:

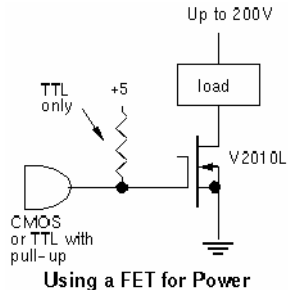


57. Popište, jak připojíte na výstup číslicového obvodu bipolární tranzistor jako spínač



Odporů slouží jako dělič napětí, který přizpůsobuje výstupní napětí log. obvodu pro bázi tranzistoru.

58. Popište, jak připojíte na výstup číslicového obvodu unipolární tranzistor (FET) jako spínač



V tomto zapojení musí být tranzistor FET přizpůsoben na napěťové úrovni na výstupu log. obvodu. Odpor připojený proti +5V je zapotřebí pouze při použití klasických obvodů TTL u řady CMOS, již není třeba.

59. Popište obvyklé základní části jednočipového mikroprocesoru, např. 8051

8kB ISP paměť programu typu FLASH, 256B paměti RAM, 16 programovatelných linek vstupů/výstupů, 2 šestnáctibitové čítače, plně duplexní USART, Watchdog timer.

60. Co je rozhraní JTAG

Rozhraní pro programování programovatelných logických obvodů, přístup k ladění programu i automatickému testování.

Vodiče:

TMS – výběr obvodu

TDO – výstup dat

TDI – vstup dat

TCK – hodinový vstup